

公司代码：688206

公司简称：概伦电子

上海概伦电子股份有限公司
2022 年年度报告摘要

第一节 重要提示

1 本年度报告摘要来自年度报告全文，为全面了解本公司的经营成果、财务状况及未来发展规划，投资者应当到 www.sse.com.cn 网站仔细阅读年度报告全文。

2 重大风险提示

公司已在本报告中详细描述可能存在的相关风险，敬请查阅本报告“第三节 管理层讨论与分析”中“四、风险因素”的相关内容。

3 本公司董事会、监事会及董事、监事、高级管理人员保证年度报告内容的真实性、准确性、完整性，不存在虚假记载、误导性陈述或重大遗漏，并承担个别和连带的法律责任。

4 公司全体董事出席董事会会议。

5 大华会计师事务所（特殊普通合伙）为本公司出具了标准无保留意见的审计报告。

6 公司上市时未盈利且尚未实现盈利

是 否

7 董事会决议通过的本报告期利润分配预案或公积金转增股本预案

2022年度，公司拟以实施权益分派股权登记日登记的总股本为基数分配利润，利润分配方案为：公司拟向全体股东每10股派发现金红利0.7元（含税）。截至2022年12月31日公司总股本433,804,445股，以此计算合计拟派发现金红利3,036.63万元（含税）。本年度公司现金分红数额占合并报表中归属于上市公司普通股股东净利润的比例为67.65%。本次利润分配不实施资本公积金转增股本，不送红股。

上述2022年度利润分配方案已经公司第一届董事会第二十二次会议及第一届监事会第十六次会议审议通过，尚需提交公司2022年年度股东大会审议。

8 是否存在公司治理特殊安排等重要事项

适用 不适用

第二节 公司基本情况

1 公司简介

公司股票简况

适用 不适用

公司股票简况				
股票种类	股票上市交易所及板块	股票简称	股票代码	变更前股票简称
A股	上海证券交易所科创板	概伦电子	688206	不适用

公司存托凭证简况

适用 不适用

联系人和联系方式

联系人和联系方式	董事会秘书（信息披露境内代表）	证券事务代表
姓名	唐伟	郑芳宏
办公地址	中国（上海）自由贸易试验区临港新片区环湖西二路888号C楼	中国（上海）自由贸易试验区临港新片区环湖西二路888号C楼
电话	021-61640095	021-61640095
电子信箱	IR@primarius-tech.com	IR@primarius-tech.com

2 报告期公司主要业务简介

(一) 主要业务、主要产品或服务情况

1. 主营业务情况

公司的主营业务为向客户提供被全球领先集成电路设计和制造企业长期广泛验证和使用的 EDA 全流程解决方案，主要产品及服务包括制造类 EDA、设计类 EDA、半导体器件特性测试系统和一站式工程服务解决方案等。

2. 主要产品或服务情况

(1) 公司主要产品及服务布局

围绕 DTCO 方法学，公司在集成电路设计和制造两大环节，拥有领先的 EDA 关键核心技术，致力于提高集成电路行业的整体技术水平和市场价值，提供专业高效的 EDA 流程和工具支撑。并通过 EDA 方法学创新，推动集成电路设计和制造的深度联动，加快工艺开发和芯片设计进程，提高集成电路产品的良率和性能，增强集成电路企业整体市场竞争力。

公司通过各类 EDA 产品线，帮助晶圆厂在工艺开发阶段评估优化工艺平台的可靠性和良率等特性，建立精确的器件模型、PDK 和标准单元库，并通过可拓展的全定制电路设计环境和快速精准的电路仿真帮助集成电路设计企业提供各种可拓展的全流程 EDA 解决方案，支持全定制存储器设计和模拟/混合信号电路设计，同时支持 SoC 芯片规划与验证、时序验证和标准单元库特征化与

验证。在此基础上，根据行业特点和应用需求以 DTCO 为核心驱动力，逐步建立针对工艺开发和制造的制造类 EDA 全流程解决方案，不断完善及提升模拟电路设计类全流程解决方案，全力打造数字电路设计类全流程解决方案，并通过现有领先的测试仪器产品与 EDA 软件形成软硬件协同，向客户提供差异化和更高价值的数据驱动的 EDA 全流程解决方案。

(2) 公司主要产品及服务具体介绍

① 制造类 EDA

公司制造类 EDA 产品线借助在行业多年积累的核心技术和方法学，帮助客户打造从 SPICE 模型、PDK 到标准单元库的完整设计支持（Design Enablement）工具链，解决 DTCO 流程效率瓶颈，助力先进制造工艺技术开发联动芯片设计和工艺制造。主要产品包括 SPICE 模型 EDA 解决方案、PDK 开发与验证 EDA 解决方案、标准单元库设计及验证 EDA 解决方案等，用于快速准确地开发半导体器件 SPICE 模型、PDK 工艺设计包和标准单元库，是集成电路制造领域的核心关键环节。

SPICE 模型准确描述了电子器件的物理特性和行为，用于预测电路性能和响应，为电路设计和优化提供重要支持。公司 SPICE 建模 EDA 解决方案所拥有的核心技术和客户覆盖率长期保持行业领先水平，以先进工艺 SPICE 建模行业黄金标准工具 BSIMProPlus 为代表，已形成覆盖从半导体器件数据采集与分析、基带与射频建模、模型提取自动化、模型评估与质量验证各领域的全套解决方案。

作为集成电路制造领域的核心关键工具，公司的器件建模及验证 EDA 工具多年支持台积电、三星电子、联电、格芯、中芯国际等全球领先晶圆代工厂持续进行先进工艺节点的开发，推动摩尔定律不断向 7nm/5nm/3nm 演进，在其相关工艺平台开发过程中占据重要地位。使用概伦电子 SPICE 建模 EDA 工具开发的器件模型库作为设计与制造的关键接口通过上述国际领先的晶圆厂提供给其全球范围内的设计客户使用，其覆盖全面性、精度准确性和质量已得到业界的长期验证和广泛认可。

公司的 PDK 开发与验证 EDA 解决方案通过友好的图形化交互界面和覆盖全面的功能，帮助用户更加高效、高质量完成 PDK 开发工作，并通过内置多种 PDK 自动化验证机制，快速完成 PDK 分析和验证工作。其全面覆盖基带与射频 RF 工艺、平面工艺、FinFET 先进工艺和 CMOS/SOI/BCD 工艺等工艺类型，支持 DRC/LVS/PEX QA、DC-OP 反标检查、变量输入检查、自定义输入仿真检查、前后仿真结果差异检查和多个 PDK 版本比对等各类 PDK 验证，以此为客户提供完整、高效、高质量的 PDK 开发与验证解决方案。

公司的标准单元库设计及验证 EDA 解决方案，采用先进的分布式并行架构技术、单元电路分析提取算法，内嵌概伦高精度 NanoSpice 仿真器，覆盖从标准单元库自动化设计、库特征化到验证的完整标准单元库设计解决方案，可有效帮助客户提高效率、缩短开发周期。

2023 年，公司即将推出针对晶圆制造的 DFM 解决方案，并联合 EDA 生态伙伴，为工艺开发和晶圆制造打造制造端全流程 EDA 解决方案。

公司制造类 EDA 解决方案各细分产品的特点及应用场景如下：

产品名称	产品类别	产品特点	应用场景
先进器件建模平台 (BSIMProPlus)		①黄金标准：长期保持器件建模市场领先地位	器件建模数据测试；SPICE 模型提参优化；新器件 SPICE 模型开发；可靠性模型开发和验证
		②应用广泛：被国内外众多业界领先半导体公司所广泛采用	
		③一站式：满足各种电学/物理/版图等特性建模需求	
		④全覆盖：支持各种器件类型建模	
		⑤先进工艺：支持 7nm、5nm 和 3nm 等工艺研发，适用于 Planar、FinFET 和 GAA 等先进工艺	
一站式射频建模平台 (MeQLab)	SPICE 模型	①功能全面：完整的射频器件 I-V/S 参数/热噪声 NF50 测试、特性分析、参数提取和 QA 验证功能	射频器件小信号测试；射频模型提参优化；新器件射频模型开发；射频模型 QA 验证
		②开放灵活：开放式 API 支持数据处理、参数提取、模型验证、子电路模型拓扑定制等	
		③应用广泛：支持 MOS、电感、电容、HEMT 或 HBT 等 III-V 族器件射频建模	
		④跨平台支持：适用于 Windows、Linux 和 UNIX 操作系统	
		⑤快速仿真：内置 SPICE 引擎，可快速实现射频特性仿真和优化	
		⑥自动提取：支持射频参数及 Global 模型自动提取	
目标驱动模型提取自动化平台 (SDEP)		①目标驱动：模型拟合目标和 QA 验证目标协同优化，减少模型修正迭代次数，提升建模效率和质量	SPICE 模型库开发与分析；建模人才培养；建模 know-how 传承；加速 DTCO 流程
		②高效率：工程师对建模流程可进行定制和重复利用，通过自动化运行进而大幅缩短模型开发周期	
		③强大 API：支持更好的建模拟合精度 QA 平衡策略，通过参数自动过滤功能实现更好的参数选择决策	

		<p>④灵活 GUI: 通过灵活的 GUI 方便快捷的搭建建模流程, 实现模型拟合, 参数分析优化、模型 QA 的高效协同</p> <p>⑤传承经验: 建立标准化建模流程, 易于保存和持续优化, 更好地传承经验 know-how</p> <p>⑥操作简便: 友好的 GUI 操作界面, 无需编程即可创建复杂流程</p>	
<p>工艺与设计验证评估平台 (ME-Pro)</p>		<p>①高效: 支持快速验证和分析模型, 保证模型精度和质量符合设计要求</p> <p>②专业: 结合专业 know-how, 内置丰富的设定模板, 快速搭建验证评估流程</p> <p>③易用: 软件界面灵活易用, 可高效完成评估项目配置, 支持快速批量生成验证评估报告</p> <p>④系统化: 支持系统化评估器件/电路特征, 提升设计和工艺的互动效率</p> <p>⑤快速仿真: 内嵌支持并行仿真的 NanoSpice 仿真引擎, 高效进行仿真分析和验证, 大幅提升评估分析效率</p> <p>⑥设计制造协同: 为集成电路设计、CAD、工艺开发、SPICE 模型和 PDK 专业从业人员提供了一个共用平台</p>	<p>模型 QA 验证; 模型评估与对比; 工艺评估与对比; 关键电路性能评估</p>
<p>先进 PDK 验证平台 (PQLab)</p>	<p>PDK</p>	<p>①先进性: 支持平面工艺和 FinFET 先进工艺</p> <p>②通用性: 支持主流 Foundry PDK 格式、主流 EDA 工具</p> <p>③全面性: 支持 PCell 验证等流程、QA 完整性覆盖和不同格式组合性能比对</p> <p>④高效性: 内嵌多种测试用例产生方案可显著提高验证效率</p> <p>⑤灵活性: 支持用户多种自定义方式产生测试用例</p> <p>⑥复用性: 已有的 PDK QA 设置和产生测试用例的方式可在其它验证项目中重复利用</p>	<p>晶圆厂 PDK 开发与验证; 芯片/IP 设计公司工艺评估与验证</p>
<p>先进参数化单元库开发平台 (PCellLab)</p>	<p>PDK</p>	<p>①通用性: 支持半导体体硅平面工艺、SOI 工艺、BCD 工艺、FinFET 工艺等</p> <p>②完整性: 支持 Symbol、CDF、Callback、View 等 PCell 组件的自动生成</p> <p>③高效率: 内嵌功能丰富全面的 PCell 开发模板可显著提高开发效率</p> <p>④灵活性: 标准化功能和定制化函数功能相结合, 支持用户自定义</p> <p>⑤易上手: 友好易用的 GUI 图形交互界面和数学表达式输入可降低技术开发难度</p>	<p>晶圆厂 PCell 开发; 芯片/IP 设计公司 PCell 开发</p>

标准单元库特征化解方案 (NanoCell)	标准单元库	①高效性：配备先进的分布式并行架构，比 REF 工具快 2 倍	Planar 工艺库特征化；FinFET 工艺库特征化；定制化单元库特征化；云计算库特征化
		②灵活性：基于单元电路分析算法，自动化完整提取 ARC	
		③高精度：内置并行的 NanoSpice 引擎并支持先进的 K 库模型	
		④先进工艺：支持 7nm FinFET 先进工艺	
		⑤易用性：简洁易用的配置和用户接口且内置便捷的 benchmark liberty utility 工具	
		⑥多平台：支持 ARM/X86 和 SGE/LSF 集群，扩容性良好	
标准单元库验证解决方案 (LibWiz)		①一致性：确保单元库一致性	标准单元库和 IO 库设计；模拟/混合信号 IP/全定制版图设计
		②自动化：自动生成 Datasheet	
		③完整性：确保 Liberty 库完整性	
		④易用性：方便快捷地从物理版图中生成 LEF	

② 设计类 EDA

1. 模拟设计类 EDA

公司的模拟设计类 EDA 产品线主要包括 NanoDesigner 电路设计平台、电路仿真、电路分析等，是集成电路设计领域的重要组成部分。通过国内外市场深耕多年并广受认可的仿真与分析解决方案和灵活、可拓展的全定制电路设计环境，完美对接不同类型不同工艺的设计需求，以 DTCO 理念打造应用驱动的 EDA 全流程。其中，公司电路仿真技术能力和产品应用覆盖范围领域处于行业领先地位，涵盖并行式大容量 SPICE 仿真器、高性能 FastSPICE 仿真器和混合信号仿真解决方案等，基于此可进行电路的 high-sigma 良率分析、可靠性分析和信号完整性分析等，并实现电路的优化，提升芯片的竞争力。全定制电路设计环境可为客户提供各种可扩展的全流程 EDA 解决方案，可实现电路原理图设计、版图编辑和物理验证等功能，支持存储器设计和模拟/混合信号电路设计，以及各类基于晶体管级的电路设计、仿真和验证。

公司的 NanoDesigner 电路设计平台，为用户提供了一个灵活、可扩展的全定制存储和模拟/混合信号 IC 设计环境，包括原理图编辑、版图编辑和优化及物理验证等功能，同时与概伦电子技术领先的电路仿真器 NanoSpice 系列引擎集成，为以各类存储器电路、各类模拟电路等为代表的定制类芯片设计提供完整的 EDA 全流程解决方案，从而极大地提升设计效率。

公司的电路仿真 EDA 产品线能够适用于模拟电路、数字电路、存储器电路及混合信号电路等集成电路，实现晶体管级电路仿真和验证、芯片良率和可靠性分析、电路优化等功能。公司

NanoSpice 仿真产品家族作为概伦电子设计类 EDA 关键工具，掌握业界领先的并行式大容量高精度 SPICE 仿真、高性能双引擎 FastSpice 电路仿真和大容量波形查看技术，多年来斩获多项 EDA 专业奖项，已被众多国际领先的集成电路厂商规模化量产使用，支持提供先进的高精度、大容量、全芯片电路仿真器解决方案。

作为集成电路设计领域的核心关键环节，公司的电路仿真及验证 EDA 解决方案能够多年支持国内外领先存储器厂商持续进行先进存储器芯片的开发，推动 DRAM 不断向 1x nm（16-19nm）、1y nm（14-16nm），1z nm（12-14nm）等先进工艺节点演进、推动 NAND Flash 不断向 64L、92L、136L 乃至更先进的 176L 等先进堆栈工艺带来的更高密度和更高速度的演进。除在存储器领域获得国际市场竞争力外，该等工具还被 Lattice、Microchip、ROHM 等国内外领先的半导体厂商在量产中采用，对数字、模拟、存储器等各类集成电路进行晶体管级的高精度电路仿真。

公司的电路分析 EDA 解决方案依托 NanoSpice 仿真产品家族，支持高效率数模混合仿真，快速、精准的信号完整性分析，和 High-Sigma 良率分析，进行电路的性能、可靠性和良率优化，为客户提供完整的全芯片电路仿真分析解决方案。

公司的模拟设计类 EDA 解决方案各细分产品的特点及应用场景如下：

产品名称	产品类别	产品特点	应用场景
原理图编辑 (NanoDesigner SE)	电路设计平台	①大容量：支持 ULSI 电路设计和高性能大容量电路仿真	全定制电路设计；平板显示电路设计；模拟/混合信号电路设计
		②易使用：直观的图形化操作界面，操作简便易上手	
		③高效率：内建多种设计命令集，协助引导用户高效完成电路搭建	
		④智能化：支持智能电路设计智能优化	
版图编辑 (NanoDesigner LS)		①易使用：丰富的设计方法，高自由度和高扩展性的设计环境	全定制电路设计；平板显示电路设计；模拟/混合信号电路设计
		②大规模：支持大规模版图数据（GDS 100GB 规模、1000 万级 net 规模）	
		③集成化：集成多边形输入、rule 驱动、net 驱动、约束限制编辑、阶层化设计	
		④智能化：优秀的自动布局布线能力	
物理验证 (NanoDesigner iV)		①全面：全面的 DRC 交互验证功能：空间、宽度、ENC、INC、重叠等	全定制电路设计；平板显示电路设计；模拟/混合信号电路设计
		②易用：专用 GUI 方便定义规则，支持第三方物理验证工具 rule	
		③实时：在版图设计期间完成实时 DRC 验证	
		④高速：支持高速批量数据处理	

<p>设计优化 (NanoDesigner Optimizer)</p>		<p>①功能强大：包含 AI 和其它多种算法的优化器，强有力地支撑起电路优化功能</p> <p>②自动高效：自动优化调整器件参数</p> <p>③便捷易用：友好的图形界面，操作便捷</p>	<p>全定制、平板显示、模拟/混合信号电路设计中所使用的设计优化器</p>
<p>通用并行电路仿真器 (NanoSpice)</p>		<p>①高精度：业界最高标准 True SPICE 精度</p> <p>②大容量：容量更大，无需简化电路</p> <p>③高性能：同等精度下速度快 2 倍以上</p> <p>④标准：标准输入/输出格式，全面兼容 SPICE 功能</p> <p>⑤先进：经先进工艺（7nm/5nm/3nm FinFET 及 FD-SOI）和成熟工艺验证</p> <p>⑥多功能：功能丰富，包括多工艺支持、SOA 检查、电路检查、蒙特卡洛分析等</p>	<p>通用模拟电路仿真；高精度电路仿真（ADC/Serdes 等）；面板电路仿真（LCD/OLED 等）；PMIC/PMU 电源管理电路仿真；标准单元库特征化和仿真验证</p>
<p>千兆级高精度电路仿真器 (NanoSpice Giga)</p>	<p>电路仿真</p>	<p>①高精度：True SPICE 高精度引擎</p> <p>②千兆级：支持十亿元件以上全芯片仿真验证</p> <p>③高性能：支持多进程、多线程，高效并行实现快速仿真</p> <p>④易使用：无需复杂选项设置即可直接替代其他仿真器</p> <p>⑤硅精准：经先进工艺（7nm/5nm/3nm FinFET 及 FD-SOI）和成熟工艺验证</p> <p>⑥多功能：多工艺支持、后仿 DSPF 文件反标、SOA 检查、电路检查等功能</p>	<p>大规模后仿模拟电路仿真验证；存储器芯片高精度仿真验证（Flash/DRAM/SRAM/MRAM 等）；面板电路仿真（LCD/OLED 等）；PMIC/PMU 电源管理电路仿真；SoC 全芯片电路高精度仿真验证</p>
<p>高性能 FastSPICE 电路仿真器 (NanoSpice Pro)</p>		<p>①算法优势：突破性的 FastSpice 算法、智能拓扑识别和自动分区技术</p> <p>②大容量：仿真吞吐量较同类产品提高 10 倍以上</p> <p>③技术先进：先进的 RC 约简和快速精准的模型计算技术</p> <p>④双引擎：自适应双引擎确保模拟电路的高精度和数字电路的高性能仿真</p> <p>⑤易使用：智能电路分区算法基本消除 local option 设置极大提升易用性</p> <p>⑥多功能：多工艺支持、后仿 DSPF 文件反标、SOA 检查、电路检查等</p>	<p>存储器电路全芯片时序、功率、功能验证 SRAM/DRAM/Flash 等；定制高速数字电路精确晶体管级仿真验证；SOC 全芯片验证；与数字仿真器协同混合信号电路仿真</p>

<p>高性能混合信号仿真解决方案 (NanoSpice MS)</p>	<p>①高性能：继承 NanoSpice 模拟晶体管级仿真器速度优势，提速两倍以上</p> <p>②易移植：支持由已有混合信号仿真流程快速切换到 NanoSpice MS 方案</p> <p>③大容量：NanoSpice Giga 和 NanoSpice Pro 引擎支持超大规模电路高效混合仿真</p> <p>④覆盖广：支持 Verilog、VHDL、SystemVerilog 和 VerilogAMS 语言</p>	<p>存储器电路功能验证 (Flash/DRAM 等)；复杂 SOC 系统验证 (PMIC/MCU 等)；高精度模拟电路数模混合仿真 (ADC/PLL/Serdes 等)；基于 SystemVerilog&UVM 数模混合电路验证</p>
<p>大容量波形查看器 (NanoWave)</p>	<p>①高性能：大容量数据 (100GB+文件) 秒级数据载入和显示</p> <p>②大容量：32M+数据, 100K+蒙特卡洛</p> <p>③易用性：丰富的计算器功能</p> <p>④通用：波形数据格式和分析功能兼容标准设计流程</p> <p>⑤便捷：波形 session 的保存和复用，直接载入或者保存波形列表</p> <p>⑥高效：方便的快捷键操作和基于波形的测量功能</p>	<p>电路性能展示和分析；电路功能验证分析；电路仿真数据后处理；分析和定位电路行为问题</p>
<p>信号完整性分析解决方案 (NanoSpice SI)</p>	<p>①性能优越：优越的仿真性能</p> <p>②高精度：时域精度已得到验证</p> <p>③多端口支持：支持多达 1000+端口的 S 参数</p> <p>④应用广泛：精确支持各类信号完整性仿真的模型和元器件，包括 IBIS/IBIS-AMI、nport 和传输线</p> <p>⑤功能丰富：支持 S 参数、传输线及 IBIS 模型和统计眼图分析等</p> <p>⑥后仿电路：大规模后仿晶体管级电路能对高速接口精确建模独特的高效、高精度信号完整性分析</p>	<p>芯片封装协同仿真；高速串行接口噪声/抖动/串扰分析；存储芯片 Package-Board-PDN 协同仿真；带大规模 DSPF 后仿电路信号完整性分析</p>
<p>高西格玛良率分析解决方案 (NanoYield)</p>	<p>①全集成：内置 SPICE 引擎和高效精准的统计算法</p> <p>②高性能：支持快速 PVT/ 蒙特卡罗/高西格玛分析功能</p> <p>③全并行：支持单机多核/服务器集群/公有云的并行加速</p> <p>④硅精准：经 40nm/28nm/14nm/7nm/5nm 工艺节点验证</p> <p>⑤超经济：并行仿真授权模式，经济高</p>	<p>存储器单元和阵列的良率预测和优化；模拟/数字电路的良率预测和优化；代工厂/IDM 公司工艺开发过程中 SRAM 良率提升；快速 PVT 应用于需大量工艺角仿真电路</p>

	效	
	⑥易使用：友好的图形界面方便查看和处理良率分析结果	

2. 数字设计类 EDA

公司的数字设计类 EDA 产品线包含规划与验证、时序验证、标准单元库特征化与验证解决方案，不仅支持早期 RTL 级设计规划以预测、预防设计后期可能出现的问题，还支持门级晶体管级混合时序分析和关键路径分析，并支持在更早的设计阶段完成芯片与封装设计之间的连接性验证。另外，公司标准单元库特征化和验证解决方案可协助客户高效创建标准单元库。在没有可用的标准单元库的阶段，客户也可使用晶体管关键路径分析解决方案完成复杂 SoC 时序分析。

公司的规划与验证解决方案不仅支持早期 RTL 级设计规划以预测、预防设计后期可能出现的问题，还支持在更早的设计阶段完成芯片与封装设计之间的连接性验证，从而提高芯片设计可靠性、加快产品上市时间、降低成本和风险。

公司的时序验证解决方案支持门级晶体管级混合时序分析和关键路径分析，即使在没有可用的标准单元库的情况下，客户也能使用晶体管关键路径分析解决方案完成复杂 SoC 的时序分析。产品可灵活适应不同设计需求和场景，提供完善工具和支持，助力客户高效完成设计目标。

公司的标准单元库特征化与验证解决方案采用先进的分布式并行架构技术和单元电路分析提取算法，内嵌概伦电子高精度仿真器 NanoSpice，帮助客户完成快速时序、功耗、噪声等特征仿真与提取，提取结果可对标 benchmark 工具，支持 Abstract 与 Database 自动生产，并支持在短时间内完成单元库查看、Liberty 延伸、一致性检查与分析，从而有效提高工作效率、缩短开发周期。

同时，公司即将推出数字仿真 EDA 工具，并联合 EDA 生态合作伙伴推出更多的数字电路设计 EDA 工具，并形成数字电路设计的 EDA 全流程。

公司的数字设计类 EDA 解决方案各细分产品的特点及应用场景如下：

产品名称	产品类别	产品特点	应用场景
层次化 SoC 设计规划方案 (NavisPro)	规划与验证	①多层次：多层次设计规划(RTL/Gate/Black box)	基于 RTL 和门级单元的数字（逻辑）设计；设计阶段 SoC 设计布局规划和可行性分析
		②灵活性：功能丰富、实用，方便解决实际问题	
		③丰富性：丰富而实用的功能方便解决实际问题	
		④自动化：自动区块引脚分配和总线互连规划	

		⑤易用性：高效 RTL 设计规划，将数据输入准备工作量降到最低		
		⑥高效性：大幅减少设计迭代次数，缩短设计周期		
芯片封装连接性验证工具 (PadInspector)		①误差率低：在封装设计早期实现芯片到封装的零误差连接	封装设计接口； RDL 层后端设计； IO Pad & Bump 配置规划	
		②界面友好：友好的 GUI 界面提供灵活且易于使用的调试环境		
		③标准规范：以用户为导向的芯片到封装标准规范		
		④效率提升：调试周期短、可减少设计迭代时间		
		⑤类型丰富：支持各种封装类型		
		⑥沟通高效：高效的沟通工具		
门级晶体管级混合时序分析解决方案 (TRASTA)	时序验证	①高效性：高效的全芯片关键路径定位	自定义单元特性； 混合信号设计时序分析； 标准单元库重新特征化； CPU 数据通道/数字 IP 的时序分析	
				②自动化：自动提取带有寄生参数的关键路径
				③定制化：定制单元快速特征化
				④统一性：统一的静态时序分析和动态仿真环境
晶体管级关键路径分析工具 (PathInspector)	时序验证	①快速高精：快速、高精度电路仿真	存储器设计；定制 SoC 设计	
				②交互分析：交互式关键路径分析以减少设计迭代周期
				③接口灵活：灵活的设计数据接口（原理图或网表）
				④工具集成：灵活的工具集成
				⑤自动分配：自动输入分配
标准单元库特征化解决方案 (NanoCell)	标准单元库	①高效性：配备先进的分布式并行架构，比 REF 工具快 2 倍	Planar 工艺库特征化； FinFET 工艺库特征化； 定制化单元库特征化； 云计算库特征化	
				②灵活性：基于单元电路分析算法，自动化完整提取 ARC
				③高精度：内置并行的 NanoSpice 引擎,支持先进的 K 库模型
				④先进工艺：支持 7nm FinFET 先进工艺
				⑤易用性：简洁易用的配置和用户接口且内置便捷的 benchmark liberty utility 工具
				⑥多平台：支持 ARM/X86 和 SGE/LSF 集群，扩容性良好
标准单元库验证解决方案 (LibWiz)		①一致性：确保单元库一致性	标准单元库和 IO 库设计、 模拟/混合信号 IP/全定制版图设计	
		②自动化：自动生成 Datasheet		
		③完整性：确保 Liberty 库完整性		
		④易用性：方便快捷地从物理版图中生成		

③ 半导体器件特性测试系统

半导体器件特性测试是指对集成电路器件在不同工作状态和工作环境下的电流、电压、电容、电阻、低频噪声（1/f 噪声、RTN 噪声）、可靠性等特性进行测量、数据采集和分析，以评估其是否达到设计指标。

公司的半导体器件特性测试系统能够提供业界低频噪声测试的黄金标准测试工具低频噪声测试系统 981X 系列、一体化半导体参数分析仪 FS-Pro 系列和多种并行测试解决方案，以全面的测试能力在科研学术界受到了广泛关注和认可，已被行业众多顶尖国内外芯片设计公司和代工厂、IDM 公司广泛采用。

公司的 FS-Pro 半导体参数测试系统是一款功能全面、配置灵活的半导体器件电学特性分析设备。在一个系统中实现了电流电压(IV)测试、电容电压(CV)测试、脉冲式 IV 测试、任意线性波形发生与测量、高速波形发生与采集以及低频噪声测试能力。几乎所有半导体器件的低频特性表征都可以在 FS-Pro 测试系统中完成。其全面而强大的参数测试分析能力极大地加速了半导体器件与工艺的研发和评估进程，并可与概伦 9812 系列噪声测试系统无缝集成，其快速 DC 测试能力进一步提升了 9812 系列产品的噪声测试效率。可广泛应用于各种半导体器件、LED 材料、二维材料器件、金属材料、新型先进材料与器件测试、器件可靠性等研究领域。基于在产线测试与科研应用方面的优异表现，FS-Pro 已得到包括高校、科研机构、芯片设计公司、晶圆代工厂和 IDM 龙头企业在内的产学研各界的验证及量产应用，并已在中高端产品领域取得突破，其全面的测试能力在科研学术界受到了广泛关注和认可。

公司的低频噪声测试系统 981X 系列是低频噪声测试领域的黄金标准测试工具，内置功能强大且界面友好的 NoiseProPlus 测量分析软件，不仅提供高精度、高带宽的低频噪声测试分析系统，业界首款商用级交流噪声测试设备，还提供适用于成熟工艺制程和学术研究的紧凑版低频噪声测试解决方案。9812DX 针对半导体先进工艺制程节点特别是 FinFET 工艺下对低频噪声测试需求“爆炸式”增长挑战，通过软硬件创新设计，不但可以使典型噪声测试速度提高至一个偏置条件仅需 20s，还可将最高测试电压提高到 200V 从而使得适用应用场景更加广泛。该系统可在短时间内获得更加精确可信的测试数据，另外还可以通过并行测试架构解决方案以及协同 FS-Pro 半导体参数测试系统等方式大幅度的提高测试效率和吞吐量。目前，9812DX 已被众多半导体代工厂所采用，继 9812B/D 后成为低频噪声测试领域新一代的“黄金标准”，被用于 28nm、14nm、10nm、

7nm、5nm、3nm 和 2nm 等各工艺节点的先进工艺研发和高端集成电路设计；并行低频噪声测试仪器 M9800 系业界唯一用于量产并行测试的低频噪声系统，可为业界领先代工厂提供高吞吐量并行噪声测试解决方案。

同时，公司即将推出更多型号和能力的测试系统，支撑集成电路的先进工艺研发和大规模量产制造的测试需求。

公司半导体器件特性测试系统各细分产品的特点及应用场景如下：

产品名称	产品类别	产品特点	应用场景
半导体参数测试系统 (FS-Pro)	参数化测试	①一体化设备：单机可采集高精度 IV、CV、脉冲 IV，高速波形和瞬态 IV 采样及 1/f 噪声	工艺制程研发与器件参数测试；半导体器件可靠性测试；半导体器件超短脉冲测试；非易失性存储器测试；光电器件和微电子机械系统测试；二维材料器件测试；金属材料测试；新型先进材料与器件测试；
		②功能强大：宽电压电流输出范围、高精度，支持高速采样时域信号采集和任意线性波形生成	
		③广受认可：被众多科研院所、芯片设计公司和代工厂、IDM 公司采用，覆盖国内外百余家客户	
		③模块化架构：支持灵活、可扩展的测试配置	
		④简单易用：内置专业 LabExpress 测量控制分析软件，无需复杂编程步骤即可实现数据测量设置、执行和数据分析	
		⑤源表：可用作 981X 系列内部 SMU 模块，无缝集成到 9812X 噪声测试系统	
低频噪声测试系统 (9812DX)	噪声测试	①行业黄金标准：全球半导体行业低频噪声测试“黄金标准”系统	先进工艺质量/工艺评估和品质监控；低频噪声特性测试与噪声数据分析；半导体器件 SPICE 模型库开发；高端集成电路设计和验证
		②广泛采用：已被众多行业领先半导体公司所采用的标准测试系统	
		③并行测试：经头部客户验证的高精度、高测试吞吐率并行测试能力	
		④宽量程：晶圆级高精度和测试带宽，宽电压、宽电流、宽阻抗测量范围	
		⑤系统架构：系统体系架构经行业认可并不断完善，兼具高精度和可靠性	
		⑥覆盖广泛：同时覆盖从 10Ω 到 10MΩ 的高阻抗器件和低阻抗器件测试能力	
紧凑型低频噪声测试系统 (9812E)		①高分辨率：多组内建 LNA 放大器，支持极宽的阻抗匹配范围	先进电路设计工艺/器件评估；技术开发制程质量评估和监控；半导体器件研究
		②高速度：典型设备 1/f 噪声，60 秒/偏置	

	<p>③并行测试：与 FS-Pro 半导体参数测试系统搭配，提供一整套并行测试框架解决方案</p> <p>④高成本效益：品质卓越，性价比高</p> <p>⑤宽电压电流输入：最大电压和最大电流值分别为 50V 和 100mA</p> <p>⑥全器件类型：MOSFET、SOI、FinFET、TFT、HV/LDMOS、BJT/HBT、JFET、二极管、电阻、封装集成电路</p>	<p>噪声特性表征； SPICE 模型提取噪声特性表征</p>
<p>动态交流噪声测试系统(9812AC)</p>	<p>①开创性：首款商用级动态交流噪声测试系统</p> <p>②高精度：采用精密的系统设计，确保测试输出的准确性</p> <p>③先进性：配备尖端技术和算法，支持系统处理各种应用</p> <p>④易用：界面化控制软件，可轻松执行测试任务</p> <p>⑤宽量程：晶圆级高精度和测试带宽，宽电压、宽电流、宽阻抗测量范围</p>	<p>工艺研究与开发；电路设计制程/器件评估；开关偏置条件下器件机理研究；交流 RTN 特性表征和研究</p>
<p>先进低频噪声测试系统 (9813DXC)</p>	<p>①高精度：最高 DC 电流精度：10pA；系统噪声电流精度：<10-27A2/Hz</p> <p>②高速度：典型噪声测试速度提高至一个偏置条件仅需 20s</p> <p>③应用广泛：MOSFET, SOI, FinFET, TFT, HV/LDMOS, BJT/HBT, JFET, Diode, Resistor, Packaged IC 等器件</p> <p>④并行测试：支持高精度、高测试吞吐量并行测试</p> <p>⑤集成化架构：硬件架构硬件架构全新升级，提升系统集成性</p> <p>⑥易于操作：配置触摸屏，直观显示，易于操作</p>	<p>芯片制造工艺研发、质量评估、品质监控；半导体器件 SPICE 模型开发；电路设计性能优化；半导体物理和材料研究</p>

④ 一站式工程服务

公司的一站式工程服务主要是利用自有的 EDA 工具和测试设备，基于自身服务于全球领先集成电路设计和制造公司多年积累的经验 and 能力，为客户提供完整的 Design Enablement 服务和增值的 EDA 解决方案。公司致力于打造业界领先的工程服务平台，十多年来持续为业界顶级客户提供高品质的工程技术开发、咨询、人才培养等服务，并基于自有的世界一流晶圆测试实验室和超大规模 EDA 计算中心，为客户提供测试结构设计、晶圆级测试、SPICE 建模、PDK 开发、标准

单元库特性化及 IP 开发等一站式设计支持（Design Enablement）工程服务，并根据客户的应用提供相应的 EDA 工具、设计流程和增值的 EDA 解决方案。

目前，公司已经打造出一支由数十名业界专家组成的工程服务团队，并为世界领先的芯片代工厂和设计厂商长期持续提供工程服务，累计成功交付器件模型超过千套、积累了数万小时的晶圆级器件测试经验，并提供覆盖各工艺节点的高品质 PDK 及 IP 开发服务。该等服务与公司其他各类产品相互配合，可组成更为完善、附加值更高的解决方案，一方面充分发挥了其对公司 EDA 软件产品的引流效能，有效拓宽了公司 EDA 软件产品的销售渠道，加快了公司 EDA 软件产品的客户推进和导入进展，从而为公司产品带来新的订单机会。另一方面，亦可促进客户对公司其他产品更为高效的使用，从而进一步增加客户粘性，是公司与国际领先集成电路企业互动的重要窗口。公司一站式工程服务业务的快速提升为公司的 EDA 产品和解决方案的市场推广和客户导入提供了广泛的客户基础和规模化使用的信心，并和公司的 EDA 产品销售及市场推广形成了高效的联动，形成了较好的协同效应。

(二) 主要经营模式

公司的主要经营模式具体如下：

1. 盈利模式

公司主要盈利模式包括：

（1）向客户授权 EDA 工具而获得软件授权相关收入。EDA 工具授权业务分为固定期限授权和永久期限授权，公司的 EDA 工具授权业务以固定期限授权业务为主，且多为三年期限授权。

公司对于固定期限授权的 EDA 工具，公司在授权期内持续对售出软件进行版本升级，并向客户提供技术咨询。对于固定期限授权业务，公司在授权期内按照直线法确认收入。

对于永久授权的 EDA 工具，公司向客户提供售出版本软件的永久使用权，并提供一定期间内的版本升级、技术咨询等后续服务，客户可在服务期满后单独购买后续服务。对于软件永久使用权销售以时点法确认收入，对于期间内的版本升级和技术咨询等服务在约定的服务期限内按照直线法确认收入。

（2）向客户销售半导体器件特性测试系统而获得产品销售收入。

（3）向客户提供一站式工程服务而获得服务收入。

2. 采购模式

公司采购的主要内容为网络基础设施（如网络带宽、服务器等）和各类硬件模块及相关配件

等。具体采购流程包括新建采购申请、技术评估、对比询价、金额审批、协议签署、需求部门验收等。公司采购内容市场供应充足，供应商在具备可选性的同时保持相对稳定，能够满足公司的特定要求，采购渠道通畅。

3. 研发模式

公司研发团队根据市场和客户需求确定产品和技术研发方向，设定目标并开展研发工作，具体流程如下图：



4. 服务模式

(1) 技术支持服务

公司设有专门的技术服务团队，在服务期内为客户提供技术支持服务，有效满足客户使用需求，具体模式如下：

对于固定期限授权的 EDA 工具，公司在授权期内持续对售出软件进行版本升级，并向客户提供技术咨询；对于永久授权的 EDA 工具，公司向客户提供售出版本软件的永久使用权，并提供一定期间的版本升级、技术咨询等后续服务，客户可在服务期满后单独购买后续服务。

对于半导体器件特性测试系统，公司提供一定期限内的软件版本升级、技术咨询等后续服务。客户可在服务期满后单独购买后续服务。

(2) 一站式工程服务

公司的一站式工程服务解决方案主要是利用自有的 EDA 工具和测试设备，基于自身为全球客户服务且多年积累的经验 and 能力，为客户提供测试结构设计、晶圆级测试、SPICE 建模、PDK 开发、标准单元库特性化及 IP 开发等一站式设计支持（Design Enablement）工程服务，并根据客户的应用提供相应的 EDA 工具、设计流程和增值的 EDA 解决方案。

5. 营销模式

公司目前采取以直销为主、经销为辅的销售模式，不断加强自身销售网络建设，积极通过展会、网络、行业媒体等渠道对公司及产品进行推广。对于北美、韩国、中国大陆等业务量较大的地区，公司主要采取直销模式，对于日本等地区主要采取经销模式。在面向大学及专业研究机构客户时，部分半导体器件特性测试系统的销售也会采取经销模式。

公司采取直销模式的地区多为客户资源多、市场需求大、业务基础较好的区域。该等区域内通常国际领先集成电路企业较为集中，为更好地服务客户，及时响应客户需求，公司通常配置本

地化的销售和技术支持团队。基于投入产出比的考虑，公司在日本等地区，通过经销商的市场和销售渠道进行推广和销售。

6. 生产模式

公司硬件产品低频噪声测试仪器系列产品以及半导体参数测试仪器（FS-Pro）生产过程系通过对采购的标准化模块以及机箱组件进行简单装配并嵌入自主研发的软件产品并进行一系列功能检测、软硬件适配集成和调试校准。对于部分供货周期较长的供应商，公司通常根据销售预计情况提前安排采购，其余原材料在获取客户订单后开始安排采购，原材料齐备后通过简单装配并嵌入软件产品，并将其适配集成，调试至可使用状态。

7. 采用目前经营模式的原因、影响经营模式的关键因素和影响因素在报告期内的变化情况 & 未来变化趋势

公司的主要收入来源于 EDA 软件授权，该等授权模式是国际 EDA 行业通行的经营模式。报告期内，公司经营模式及关键影响因素均未发生重大变化，在可预见的未来预计也不会发生重大变化。公司将围绕既定的战略布局，持续进行技术创新和积累，密切关注行业发展和变化，与客户和合作伙伴共同探讨行业新的技术趋势，不断对前沿技术进行探索和实践，并根据实际需要适当调整和优化现有经营模式。

(三) 所处行业情况

1. 行业的发展阶段、基本特点、主要技术门槛

(1) 行业发展阶段及技术发展思路

公司属于 EDA 行业，EDA 行业属于集成电路设计行业，为新一代信息技术领域。根据中国证监会《上市公司行业分类指引》（2012 年修订），公司属于“信息传输、软件和信息技术服务业”中的“软件和信息技术服务业”，行业代码“I65”；根据《国民经济行业分类》（GB/T 4754-2017），公司隶属于“软件和信息技术服务业”下的“集成电路设计”（行业代码：I6520）。

随着集成电路行业的技术迭代，先进工艺的复杂程度不断提高，下游集成电路企业设计和制造高端芯片的成本和风险急剧上升。在此背景下，EDA 工具作为集成电路设计与制造环节必不可少的支撑工具，用户对其重视程度与日俱增，依赖性也随之增强。进入二十一世纪后，EDA 工具快速发展，并已贯穿集成电路设计、制造、封装和测试的全部环节。

集成电路行业的快速迭代，众多新兴应用场景的不断出现和系统复杂性的提升对 EDA 工具产生新的需求。EDA 行业作为集成电路行业的重要支撑，处在集成电路行业的最前端。经过几十年的技术积累和发展，EDA 工具已基本覆盖了集成电路设计与制造的全流程，具备的功能十分全面，

涉及的技术领域极广。受益于先进工艺的技术迭代和众多下游领域需求的强劲驱动力，全球 EDA 市场规模呈现稳定上升趋势。EDA 行业占整个集成电路行业市场规模的比例虽然相对较小，但其作为撬动整个集成电路行业的杠杆，以一百亿美元左右的全球市场规模，支撑和影响着数千亿美元的集成电路行业。

面对当今摩尔定律的困境和集成电路行业的发展特点，全球主流 EDA 技术发展有两种思路：一是持续和领先集成电路企业合作，坚定的推动工艺节点向前演进和支持不同工艺平台的创新应用；二是不断挖掘现有工艺节点的潜能，持续进行流程创新，缩短产品上市时间，提升产品竞争力。

① 与全球领先集成电路企业合作，推动工艺节点向前演进

集成电路制造行业经历了数十年的快速发展，先进光刻与刻蚀技术等集成电路制造所需的专用技术不断突破，半导体器件也朝着 7nm、5nm、3nm 等先进工艺节点不断演进，晶体管尺寸在不断逼近物理极限。根据摩尔定律，约每 18 个月工艺就进行一次迭代。目前业界普遍认为集成电路行业已经进入到后摩尔时代。后摩尔时代先进工艺技术继续突破的难度激增、设计和制造复杂度和风险的大幅提升均对 EDA 公司提出了新的挑战和要求，每一代先进工艺节点的突破，均需由工艺水平最先进的晶圆厂、顶尖 EDA 团队和设计经验丰富的集成电路设计企业三方协力共同推进，才有可能尽早实现。根据 Yole 报告，最终能够成功突破 20nm、14nm、7nm 等工艺节点并且持续向 5nm、3nm 等更先进工艺研发的晶圆厂数量越来越少，能够与台积电、三星电子、英特尔、中芯国际等全球领先企业合作，坚持开发先进工艺节点的 EDA 团队和集成电路设计企业数量也寥寥无几。

根据 IEEE 发布的国际器件与设备路线图（IRDS），摩尔定律发展到 5nm 及以下工艺节点的时候，继续按照传统工艺缩小晶体管的尺寸会变得极为困难。未来先进工艺节点的演进将遵循三个方向进行，分别为延续摩尔定律（More Moore）、超越摩尔定律（More than Moore）和新型器件（Beyond CMOS）。为配合上述技术发展趋势，EDA 行业需要同步发展和突破能支撑更先进工艺节点、更复杂的设计和制造及更多样化的设计应用的 EDA 工具和流程，EDA 工具自身也需要不断的提高速度、精度、可靠性等技术指标，并利用新型计算、人工智能、云计算等先进技术等进行赋能，综合提高自动化程度和工作效率。

② 不断挖掘工艺潜能，持续进行流程创新

先进工艺节点的开发需要较长时间且难度较高，晶圆厂为加快工艺节点的开发速度，需要与集成电路设计企业更紧密地协同，实现更快速的工艺开发和芯片设计过程迭代；集成电路设计企

业需要更早地介入到工艺平台开发阶段中，协助晶圆厂对器件设计和工艺平台开发进行有针对性的调整和优化。类似 DTCO 的理念已在国际领先的 IDM 厂商内部进行了多年的实践，能够帮助其在相同工艺节点下达到更高的芯片性能和良率，从而极大地增强盈利能力，成为提高市场竞争力的核心因素。

同时，随着集成电路行业进入到后摩尔时代，各类终端应用如 5G、人工智能、自动驾驶等推动了芯片及系统设计的复杂性和多样性。为满足这个趋势的需求，EDA 在往系统设计自动（SDA）的道路上发展，先进封装成为高性能计算、人工智能等大算力应用的关键手段，从芯片级到封装级到系统级设计的设计使得 EDA 的工具和流程更加复杂，电路-封装-系统的协同设计方法学成为提升最终产品竞争力的关键，考虑电磁、应力、热等的多物理仿真成为分析和优化的必备引擎，由 DTCO 延展而来的 STCO（系统-工艺协同优化）可以帮助芯片或系统在相同的工艺节点下达到更好的系统性能，加速产品开发，提升芯片和系统的市场竞争力。

（2）行业基本特点及主要技术门槛

① 人才储备壁垒高，培养周期长

EDA 行业是典型的技术驱动型产业，企业的人才储备决定其是否能够在行业中立足，而由于 EDA 行业的多学科交叉与下游产业链密切协同等特性，相比其他行业，EDA 领域对人才的综合能力、学历要求更高以及需要更长的人才培养周期。

首先，EDA 属于典型的多学科交叉领域，对人才综合能力要求高。EDA 算法的起点和终点是半导体工艺等物理问题，解决工具的开发是数学问题，应用对象是芯片设计实现的具体问题，因此 EDA 学科的师资和课程设置需要数学、电子、计算机、材料、软件和物理等多个学科联合共建。面对 EDA 交叉学科的特性，从事 EDA 工具开发需要工程师同时理解数学、芯片设计、半导体器件和工艺，对综合技能的要求很高。其次，EDA 人才培养周期长。正是由于 EDA 的典型多学科交叉特性，且工具开发与制造、设计等产业链环节协同推进所形成的行业壁垒，导致培养一名 EDA 研发人才，从高校课题研究到真正从业实践的全过程往往需要 8-10 年左右的时间。再者，行业领先企业人才聚集能力更强。在人才集聚与人才培养方面，行业内领先企业具备更高的知名度与更加完善的技术培训体系，对人才的吸引力更强，同时其拥有的经验丰富、实力雄厚的研发队伍，以及在产业上的领先地位，可进一步为其雇员的职业发展提供良好路径，为持续吸引人才带来优势。因此，行业大部分尖端人才集中在领先企业，新进入企业很难形成强劲的人才吸引力与完善的人才培养机制，从而，行业领先企业和新进入企业之间的人才差距将不断扩大，形成显著的人才壁垒。

② 技术壁垒高，需长期研发投入

首先，EDA 行业细分庞杂且与工业应用高度结合。EDA 是算法密集型的大型工业软件系统，有着极其庞杂的分类，并强烈依附于细分工业领域。EDA 是涵盖多种“点工具”的软件工具集群，其开发需要计算机、数学、物理、电子电路与工艺等多种学科和专业的复合型人才，经过长期的技术积累，通过产业中繁杂的应用问题推动算法与解决方案不断推陈出新、升级和演进。其次，EDA 为高度技术密集型行业，头部企业技术积累深厚。仅以数字芯片设计的 EDA 工具为例，在芯片的前端设计中，就涉及到超过二十种点工具。随着集成电路制造工艺进入 7nm 以下，芯片中标准单元数量已经达到亿数量级，EDA 算法已经成为数据密集型计算的典型代表，需要强大的数学基础理论支撑。这种基础技术的不断突破和持续应用，需要通过较长时间的技术研发和专利积累才能逐步实现。即使目前优势企业已经占据绝对垄断地位，但仍在不断加大对基础研究和前沿技术研究的力度。EDA 工具是一个多工具组成的软件集群，在完整可用的全流程工具链上需要长期的技术经验积累、数学优化。EDA 领军企业长期高强度产业化投入成为保持长久竞争力的关键，而高强度、长周期的研发投入使其形成了极高的行业竞争壁垒，新入局者很难在短期内完成。

③ 需上下游协同发展

EDA 技术商业销售依托于制造、设计、EDA 行业三方所形成的生态圈，需要产业链上下游的全力支持。

首先，国际 EDA 领域的领先企业与全球领先的制造企业和设计企业有着长期合作基础。EDA 公司借助制造企业积累的大量测试数据探索物理效应和工艺实施细节的准确和高精度模型化，设计公司和制造公司将基于此模型和工具进行芯片设计与试产，并通过实际设计与制造过程不断发现和排除模型和工具在新工艺节点的各种问题，以达到优化升级相关模型和 EDA 工具的目的。由于集成电路制造和设计企业与 EDA 企业的合作精力有限，对规模较小、成立时间较短的 EDA 企业很难提供相应合作资源。这意味着市场尾部的 EDA 企业很难获得生产线的最新工艺数据参数，在与工艺紧密相关的工具领域无法进行技术布局，从而束缚了其业务的发展与完善。因此集成电路制造与设计企业一旦与 EDA 工具供应商形成稳定的合作关系，不会轻易更换供应商，对合作供应商的粘性较强，从而进一步提高了 EDA 行业的壁垒。其次，新一代工艺节点的 EDA 工具开发方面，国际领先企业更具优势。EDA 软件需要基于工艺参数更新而更新，当 Foundry 工厂开发新工艺，EDA 企业就需要获得制造企业新工艺的 PDK 工具包，基于 PDK 工具包开发新版本软件。摩尔定律下的任何一代最先进工艺节点，都是由拥有最先进工艺制造条件的晶圆厂、顶尖 EDA 团队和设计经验丰富的 Fabless 公司三者通力合作推进。因此，在长期的上下游合作中，领先的 EDA 企业

获得了更多的便利条件，使其 EDA 工具工艺库信息不断完善，并能随先进工艺演进不断迭代，进一步巩固了竞争优势，在不断合作的过程中也增加了他们的合作基础与粘性。再者，领先 EDA 企业通过和 IP 厂商、制造企业形成互相嵌合的生态网。新 EDA、新 IP 和新工艺三者相促进、互为一体、滚动发展，进一步杜绝了后来者赶超的可能性。

④ 行业并购频繁

EDA 在整个半导体行业中，是一个市场规模较小，但技术流程很长的产业，需要种类繁多的软硬件工具相互配合形成工具链。以三巨头之一的 Synopsys 为例，其完整覆盖芯片全设计流程的工具就有几百种。很难有企业能够通过内部不断研发出几百种点工具，即使有持续研发的经费，由于产业的快速发展，其产品研发速度也很难能跟上摩尔定律。因此，EDA 企业需要通过并购已经被市场证明成功的产品及其企业，进行技术整合，将并购作为内部研发的有效补充，通过不断地行业并购、兼用来提升竞争力，逐渐发展为龙头企业。回顾 EDA 三巨头的发展史，同时也是频繁的并购史。在过去的 30 多年中，发生的 EDA 行业并购案近 300 次。以 Cadence 为例，其自身就是在 1988 年由 ECAD Systems 和 SDA Systems 两个公司合并而成，合并使两家公司均摆脱了 EDA 创业公司的束缚，开始了其产业壮大之路。

综上，随着全球集成电路行业的发展，EDA 产品在早期积累的基础上进一步发展和演进，逐渐形成以部分关键工具为主、大量其他工具为辅的设计和制造流程，EDA 工具的数量越来越多，形成了一个高度细分、数量繁多的 EDA 工具集。EDA 工具集复杂程度不断提升，开发难度和市场门槛也越来越高。

由于 EDA 工具在集成电路行业中所起的关键作用，且 EDA 行业具有产品验证难、市场门槛高的特点，尤其对于国际知名客户，其对新企业、新产品的验证和认可门槛较高。因此，EDA 行业研发成果要转化为受到国际主流市场认可的产品，不仅需要持续大量的研发投入以形成在技术上达到先进水平的产品，还需要具备较强的品牌影响力、渠道能力、快速迭代能力等。

2. 公司所处的行业地位分析及其变化情况

基于 EDA 行业的特点，衡量公司产品或服务市场地位、技术水平及特点的主要标准为国际市场和全球领先集成电路企业认可和量产采用情况。

(1) 公司产品或服务的市场地位

基于国际 EDA 巨头的核心优势产品及全流程覆盖的发展经验及成果，在全球范围内 EDA 公司存在两种不同的发展特点：优先重点突破关键环节核心 EDA 工具，在其多个核心优势产品得到国际领先客户验证并形成国际领先地位后，针对特定设计应用领域推出具有国际市场竞争力的关

键流程解决方案；或优先重点突破部分设计应用形成全流程解决方案，然后逐步提升全流程解决方案中各关键环节核心 EDA 工具的国际市场竞争力。

公司较早地进行了 DTCO 方法学探索和实践，聚焦于 EDA 流程创新，择其关键环节进行逐个突破，先后成功拥有了具有国际市场竞争力器件建模及验证 EDA 工具和电路仿真及验证 EDA 工具。公司器件建模及验证 EDA 工具已经取得较高市场地位，被全球大部分领先的晶圆厂所采用和验证，主要客户包括台积电、三星电子、联电、格芯、中芯国际等全球前十大晶圆厂；电路仿真和验证 EDA 工具已经进入全球领先集成电路企业，主要客户包括三星电子、SK 海力士等，具备在关键细分领域国际领先的市场地位。

2022 年 8 月，概伦电子正式发布承载 EDA 全流程平台产品 NanoDesigner，搭配已在国内外市场深耕多年的电路仿真器 NanoSpice 系列，为用户提供一个灵活、可扩展的存储和模拟/混合信号 IC 的全定制电路设计平台，标志着公司以 DTCO 理念创新打造应用驱动的 EDA 全流程的战略取得阶段性成果。自此，公司以 981X 系列和 FS-Pro 半导体参数测试系统为 EDA 软件提供基础数据为驱动，不仅拥有具备国际市场竞争力器件建模及验证 EDA 工具和电路仿真及验证 EDA 工具作为核心，还发布了针对各类泛模拟类电路设计的全流程 EDA 产品 NanoDesigner，获得客户认可采购，并朝着持续打造以 DTCO 为核心驱动力的针对工艺开发和制造的制造类 EDA 全流程，不断完善及提升模拟设计类全流程，逐步建立数字设计类全流程解决方案的目标努力。公司对国内 EDA 的发展有独到的认识和超前的战略规划，拥有具备国际市场竞争力领先核心技术，具备一个高科技硬核企业发展的所有关键要素，市场地位将持续显著提升。

（2）公司技术水平及特点

自成立之初，公司即围绕集成电路行业工艺与设计协同优化（DTCO）进行技术和产品的战略布局，推动先进工艺节点的加速开发和成熟工艺节点的潜能挖掘。十余年来，公司一直坚持以前瞻性的战略定位和布局为指导，以市场竞争力为导向，持续进行技术开拓创新和产品研发升级，目前已成长为全球知名的 EDA 企业，其创新的 EDA 方法学、专业的产品和服务价值得到了行业的高度认可。概伦电子的 DTCO 理念涉及工艺开发、建模建库、IP/电路设计、仿真验证、性能/良率优化和芯片制造等多个环节，包含的多种优化引擎其目标是让工艺、器件、电路协同优化，对于半导体器件 SPICE 模型、PDK 工艺设计包和标准单元库这些 Design Enablement 底层支撑单元的快速开发技术是概伦电子围绕集成电路行业 DTCO 理念进行技术和产品布局一大特点。

目前，公司器件建模及验证 EDA 工具在国际市场具有技术领先性，产品具有国际市场长期广泛认可的精准度和可靠性，能够支持 7nm/5nm/3nm 等先进工艺节点和 FinFET、FD-SOI 等各类半

导体工艺路线。该等工具生成的器件模型通过上述国际领先的晶圆厂提供其全球范围内的集成电路设计方客户使用，其全面性、精度和质量已得到业界的长期验证和广泛认可。公司电路仿真及验证 EDA 工具拥有技术领先性和国际竞争力，产品针对特定的芯片设计领域具有较好的仿真精度和可靠性、较高的仿真速度和效率，能够支持 7nm/5nm/3nm 等先进工艺节点和 FinFET、FD-SOI 等各类半导体工艺路线，对数字、模拟、存储器等各类集成电路进行晶体管级的高精度快速电路仿真，并在国际及国内市场大规模及超大规模存储器电路的仿真市场有一定的市场份额，已被国际领先的半导体厂商大规模采用。

（3）公司取得的科技成果与产业深度融合的具体情况

十余年来，公司一直坚持以前瞻性的战略定位和布局为指导，以市场竞争力为导向，持续进行技术开拓创新和产品研发升级，已完成从技术到产品的成功转化，目前已成长为全球知名的 EDA 企业。截至报告期末，公司围绕核心技术，已在全球范围内拥有发明专利 29 项、软件著作权 71 项，并储备了丰富的技术秘密。

公司在集成电路设计和制造两个环节中起到纽带和桥梁的作用，推动集成电路设计和制造的深度联动，加快工艺开发和芯片设计进程，提高集成电路产品的良率和性能，增强集成电路产品的市场竞争力，实现了科技成果与集成电路行业的深度融合。

公司主要客户遍及全球领先的晶圆代工厂、存储器厂商和国内外知名集成电路企业。公司主要产品和服务在上述企业设计和制造的过程中使用，其设计或制造出的集成电路产品被广泛应用于数据处理、汽车电子、消费电子、物联网、工业、计算机及周边等产业中，实现科技成果与广泛下游终端应用的深度融合。

3. 报告期内新技术、新产业、新业态、新模式的发展情况和未来发展趋势

（1）新技术、新产业、新业态、新模式的发展情况

① 摩尔定律经济效益放缓，技术衍生发展对 EDA 行业提出新要求

自 1965 年计算机工程先驱戈登·摩尔（Gordon Moore）提出至今，伴随着半导体产业走过了半个多世纪的“摩尔定律”出现放缓的趋势。在集成电路早期发展中，技术进步的主要驱动力是依靠尺寸微缩，在尺寸微缩占主导的时代，一代技术甚至可以为计算机带来 50% 以上性能的提升，大大促进个人电脑和服务器的的发展。而随着制程工艺的推进，芯片行业也随之进入了一个不确定的时代，单位数量的晶体管成本的下降幅度在急剧降低，芯片制造成本与研发投入却大大增加。目前，5nm 芯片的研发费用已经超过 5 亿美元，3nm 的研发费用预期将超过 15 亿美元。且根据 SIA 及 IEEE 报告，随着工艺节点不断演进，现有技术瓶颈的制约正在加强，工艺的迭代速度已经

有所放缓，自 2015 年起工艺迭代(11/10nm)速度已经下降为 24 个月。未来该趋势将进一步持续，预计 2022 年起工艺迭代(3nm)速度将下降为 30 个月，目前业界普遍认为集成电路行业已经进入后摩尔时代。

从后摩尔时代创新的方式看，市场目前探讨的方向则主要围绕新封装、新材料和新架构三方面展开。就新封装领域举例，3D 封装、SiP (System In a Package, 系统级封装) 已实现规模商用，以 SiP 等先进封装为基础的 Chiplet 模式未来市场规模有望快速增长，目前台积电、AMD、Intel 等厂商已纷纷推出基于 Chiplet 的解决方案，市场普遍认为 Chiplet 模式兼具设计弹性、成本节省、加速上市等优势，在目前产业链上下游企业的共同推进下，Chiplet 已经加速进入商业应用，这对 EDA 工具的开发提出了新要求，通过成本相对可控的复杂的系统级芯片设计来提升整体的性能和功能。

② 中国集成电路行业面临不断变化的国际形势，产业链需要更紧密的协同合作

集成电路产业是支撑经济社会发展的战略性、基础性、先导性产业，也是引领新一轮科技革命和产业变革的关键力量。集成电路产品涉及集成电路设计、加工制造、测试封装等一系列复杂的环节与步骤。经过多年的合作与发展，集成电路产业已形成上下游协同、联合创新的完整产业链，有密不可分的全球化高效分工协作体系。而近年来，国际环境发生着深刻复杂的变化，全球化分工进程放缓，供应链出现收缩、产业布局加快重构。全球集成电路行业受其影响，产业链上下游开始重新评估发展区域化布局的必要性和可行性。

面对上述新的国际形势，中国集成电路产业仍存在核心基础技术发展水平有限、自主供给能力严重不足等情形，需增强产业链上下游之间的紧密协同合作，打造完善且强大的自主产业链。EDA 行业作为集成电路设计和制造的纽带和桥梁，需要为设计和制造流程的优化提供有力支撑。设计-工艺协同优化 (DTCO) 的方法学可能成为我国集成电路行业优化成熟工艺节点下的产品竞争力、降低先进工艺开发成本并缩短工艺开发周期的优选方案。在全球范围内，该方法学也得到了领先 EDA 公司的认可，以新思科技、铿腾电子为代表的 EDA 公司与其关键合作伙伴在部分应用领域进行了尝试，并且各自推出了基于 DTCO 方法学的 EDA 流程和解决方案。

(2) 中国 EDA 行业市场发展情况及未来趋势

① 与国际领先企业差距较大，需全面激发巨大国产替代潜力

中国 EDA 行业起步较早，1986 年即开始研发我国自有 EDA 系统 (即熊猫系统)，但由于行业生态环境的发展和支撑相对滞后，技术研发优化和产品验证迭代相对缓慢，目前整体行业技术水平与国际 EDA 巨头存在很大差距，自给率很低。

近年来，随着国家和市场对国产 EDA 行业的重视程度不断增加，上下游协同显著增强，国内 EDA 企业在产业政策、产业环境、投资支持、行业需求、人才回流等各方面利好影响下逐渐兴起。在国际贸易摩擦影响，特别是 2022 年行业发生的一系列相关事件影响下，业界对我国 EDA 行业发展的急迫性和必要性的认知程度显著提高。国内集成电路企业出于安全性和可持续性等因素考虑开始接受或加大采购具有国际市场竞争力的国产 EDA 工具，这也为国内 EDA 企业的良性发展提供了更多机会。

中国作为全球规模最大、增速最快的集成电路市场，国产 EDA 有着巨大的发展空间和市场潜力。随着中国集成电路产业的快速发展，中国的集成电路设计企业数量快速增加，EDA 工具作为集成电路设计的基础工具，也将受益于高度活跃的下游市场，不断扩大市场规模。根据中国半导体行业协会数据，在集成电路产业稳定向好、设计环节较快增长的发展态势下，叠加 EDA 软件重要性凸显，占集成电路规模比重提升，中国 EDA 市场规模保持稳定上涨态势，预计 2020 年至 2025 年的复合增长率将达到 14.7%，到 2025 年中国 EDA 软件行业市场规模将达到 184.9 亿元。我们认为，随着我国集成电路产业自主可控发展对 EDA 软件生产力需求，以及市场对知识产权的重视程度提升，国内集成电路对 EDA 正版软件的支持力度将不断改善，同时，随着我国集成电路行业的整体水平提升，对 EDA 的要求和投入必将快速增加，中国 EDA 软件行业市场规模也将随之扩大。

② 本土 EDA 企业数量快速增加，行业“携手突围”的并购整合窗口打开

EDA 在整个半导体行业中，是一个市场规模不大，但技术流程很长的产业，需要种类繁多的软硬件工具相互配合形成工具链，基于产业特点，EDA 企业要凭一己之力来完成全流程覆盖的难度非常巨大，EDA 初创企业往往通过研发具有特定领域竞争力的点工具进入细分市场，国际三巨头则依托自身的强技术和客户壁垒站稳脚跟，并根据自身的发展定位经历了大规模的收、并购之路。而国内 EDA 产业因为行业生态环境的发展和支撑相对滞后，还处于发展早期阶段，这也导致了目前 EDA 创业企业数量繁多、竞争格局分散的局面。过去一段时间，本土 EDA 初创企业跑步进场的速度超出预计，目前已发展至近百家企业规模。活跃的 EDA 一级市场为中国 EDA 产业提供了发展土壤，既反映了国产 EDA 软件的高关注度，也为本土 EDA 企业之间的整合联动创造了机遇窗口。2022 年，国内多家 EDA 企业先后宣布收购计划，以实现公司现有产品与标的公司产品技术的互补协同，扩大产品版图，增强技术实力。

从国际上 EDA 巨头企业的发展历程来看，并购是其完善技术和占领市场的重要一环，且一直贯穿于经营发展的全周期。当前国内 EDA 领域的发展处于早期阶段，行业人才储备、技术演进和

产业上下游的协同合作尚在前期蓄力积累阶段，EDA 企业数量快速增加，行业的横向并购整合可能会更加活跃，有足够技术实力、能实现产品落地、能做产业生态并有强大整合能力的公司也会加速做大做强的发展进程，通过资源集中、人才集中、资本集中，从而真正实现由点到面的突破，成为具有全球竞争力的行业领军企业。2022 年下半年，随着全球集成电路行业出现产能和库存过剩等趋势，行业下行的趋势必将驱动资本市场更为理性看待对 EDA 行业的发展机遇，从而加速推动国内 EDA 市场的整合及快速发展。

(3) 中国 EDA 技术发展状况及未来趋势

目前，我国集成电路在先进工艺节点的技术发展上，较国际最先进水平仍有较大差距，先进设备等关键生产元素的获取也受到了一定限制，大多数高端集成电路产品仅能依靠国际领先的代工厂完成制造。

面对上述现状和国际领先 EDA 公司的市场化竞争，在有限的时间、资金、人才和资源的背景下，结合 EDA 行业的发展规律，我国 EDA 行业可以沿两种技术发展趋势进行发展：全面发展全流程覆盖的点工具，形成全流程后进行核心技术的突破和整体竞争力的提升；或优先突破关键环节的核心 EDA 工具，力争形成国际影响力和市场竞争力，在关键环节打破国际 EDA 巨头的垄断，然后针对特定应用打造全流程。

① 首先实现全流程工具覆盖,然后提升竞争力

在国际贸易摩擦影响，特别是 2020 年行业发生的一系列相关事件影响下，各界对我国 EDA 行业发展的急迫性和必要性的认知程度显著提高。国家及各省市以政策为引导、以市场应用为牵引，加大对国产集成电路和软件创新产品的支持力度，培育全流程电子设计自动化（EDA）平台，优化国产 EDA 产业发展生态环境，带动我国集成电路技术和产业不断升级。

实现 EDA 的全流程覆盖对于我国集成电路国产替代的进程和自主、可控发展具有战略性意义。但 EDA 行业是技术高度密集的行业，工具种类较多、细分程度较高、流程复杂，实现全流程覆盖所需研发和储备的 EDA 工具数量较多。同时各 EDA 工具研发难度大，市场准入门槛高且验证周期长，在资金规模、人才储备、技术与客户验证等行业壁垒下，面对国际 EDA 巨头超过 30 年的发展历史和长期以来各自年均十亿美元左右的研发投入与数千人的研发团队的不间断研发创新和生态壁垒，在较短时间内只能首先针对中低端的部分芯片设计形成全流程覆盖，然后通过长时间的持续投入和市场引导逐渐形成市场竞争力。

② 首先突破关键环节的核心 EDA 工具,然后打造应用驱动的全流程

中央全面深化改革委员会第十八次会议提出，加快攻克重要领域“卡脖子”技术，有效突破

产业瓶颈，牢牢把握创新发展主动权。集中资源配置，突破 EDA 核心关键技术，研发具有国际市场竞争力的 EDA 工具，打破国际 EDA 巨头核心优势产品的高度市场垄断，对于提高国产 EDA 乃至国产集成电路行业在全球市场的话语权具有较高的战略价值。

重点突破关键环节的核心 EDA 工具可以使得企业能够集中优势研发资源，加速产品的验证、量产采用和迭代，有效提升产品在全球市场化竞争中的地位与份额。但由于国际 EDA 巨头所构建的较高生态壁垒及全流程覆盖的高度垄断，难以在短时间内形成丰富的产品线，导致企业总体规模相对较小。这种发展特点与目前全球前五大 EDA 公司的发展历程相符，企业在关键环节形成国际市场竞争力后持续进行研发投入和收购兼并，以点带面地建立针对特定应用的 EDA 全流程解决方案，确保市场竞争力并可逐步扩大应用领域，提升市场份额，从而不断缩小与国际领先 EDA 公司的差距。

3 公司主要会计数据和财务指标

3.1 近 3 年的主要会计数据和财务指标

单位：元 币种：人民币

	2022年	2021年	本年比上年 增减(%)	2020年
总资产	2,500,976,632.17	2,341,815,643.10	6.80	1,084,140,473.18
归属于上市公司股东的净资产	2,150,226,195.55	2,111,085,943.87	1.85	969,119,901.48
营业收入	278,549,701.39	193,868,563.04	43.68	137,483,160.37
归属于上市公司股东的净利润	44,886,067.47	28,604,631.02	56.92	29,012,919.61
归属于上市公司股东的扣除非经常性损益的净利润	32,075,475.12	23,186,178.98	38.34	21,325,921.02
经营活动产生的现金流量净额	70,315,054.31	56,472,485.69	24.51	81,464,706.86
加权平均净资产收益率(%)	2.11	2.91	减少0.80个百分点	6.08
基本每股收益(元/股)	0.10	0.07	42.86	0.17
稀释每股收益(元/股)	0.10	0.07	42.86	0.17
研发投入占营业收入的比例(%)	50.21	40.99	增加9.22个百分点	38.91

3.2 报告期分季度的主要会计数据

单位：元 币种：人民币

	第一季度 (1-3 月份)	第二季度 (4-6 月份)	第三季度 (7-9 月份)	第四季度 (10-12 月份)
营业收入	39,382,371.30	70,403,912.68	60,924,325.27	107,839,092.14
归属于上市公司股东的净利润	4,699,608.19	13,610,961.81	12,236,488.81	14,339,008.66
归属于上市公司股东的扣除非经常性损益后的净利润	1,490,449.56	15,654,351.41	7,107,979.88	7,822,694.27
经营活动产生的现金流量净额	-4,799,855.06	19,053,067.84	28,622,200.94	27,439,640.59

季度数据与已披露定期报告数据差异说明

适用 不适用

4 股东情况

4.1 普通股股东总数、表决权恢复的优先股股东总数和持有特别表决权股份的股东总数及前 10 名股东情况

单位：股

截至报告期末普通股股东总数(户)								10,170
年度报告披露日前上一月末的普通股股东总数(户)								13,468
截至报告期末表决权恢复的优先股股东总数(户)								0
年度报告披露日前上一月末表决权恢复的优先股股东总数(户)								0
截至报告期末持有特别表决权股份的股东总数(户)								0
年度报告披露日前上一月末持有特别表决权股份的股东总数(户)								0
前十名股东持股情况								
股东名称 (全称)	报告期内 增减	期末持股 数量	比例 (%)	持有有限 售条件股 份数量	包含转融 通借出股 份的限售 股份数量	质押、标记或 冻结情况		股东 性质
						股份 状态	数量	
KLProTech	0	91,637,109	21.12	91,637,109	91,637,109	无	0	境外 法人

LIU ZHIHONG (刘志宏)	0	70,055,723	16.15	70,055,723	70,055,723	无	0	境外自然人	
金秋投资	0	33,588,352	7.74	0	0	无	0	其他	
共青城明伦	0	30,846,366	7.11	30,846,366	30,846,366	无	0	其他	
共青城峰伦	0	24,211,288	5.58	24,211,288	24,211,288	无	0	其他	
共青城伟伦	0	21,667,044	4.99	21,667,044	21,667,044	无	0	其他	
英特尔	0	20,979,228	4.84	0	0	无	0	境内非国有法人	
衡琛投资	0	16,035,453	3.70	0	0	无	0	其他	
博达投资	0	14,606,808	3.37	0	0	无	0	其他	
嘉橙投资	0	10,773,624	2.48	0	0	无	0	其他	
上述股东关联关系或一致行动的说明				上述股东中，LIU ZHIHONG（刘志宏）与共青城峰伦及 KLProTech 签署了《一致行动协议》，为一致行动人；金秋投资与嘉橙投资均为由公司董事陈晓飞实际控制的主体。					
表决权恢复的优先股股东及持股数量的说明				不适用					

存托凭证持有人情况

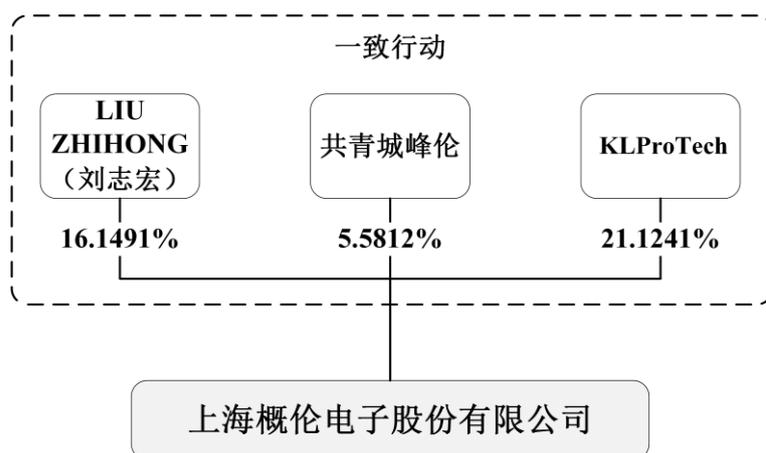
适用 不适用

截至报告期末表决权数量前十名股东情况表

适用 不适用

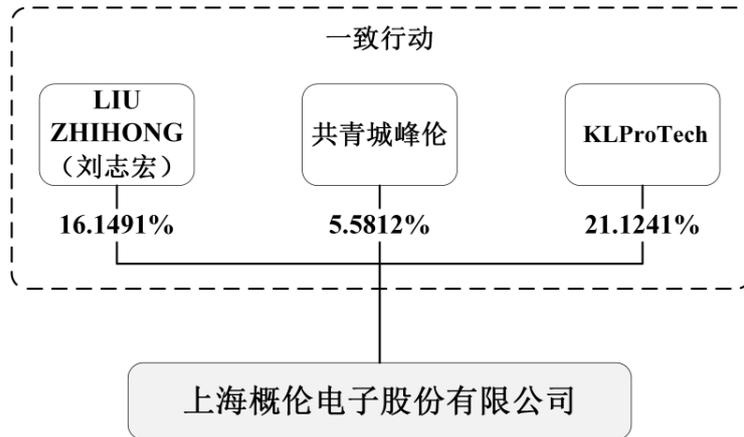
4.2 公司与控股股东之间的产权及控制关系的方框图

适用 不适用



4.3 公司与实际控制人之间的产权及控制关系的方框图

适用 不适用



4.4 报告期末公司优先股股东总数及前 10 名股东情况

适用 不适用

5 公司债券情况

适用 不适用

第三节 重要事项

1 公司应当根据重要性原则，披露报告期内公司经营情况的重大变化，以及报告期内发生的对公司经营情况有重大影响和预计未来会有重大影响的事项。

报告期内，公司实现营业收入 27,854.97 万元,同比增加 43.68%；实现归属于母公司股东的净利润 4,488.61 万元，同比增加 56.92%；实现归属于母公司所有者的扣除非经常性损益的净利润 3,207.55 万元，同比增加 38.34%。

2 公司年度报告披露后存在退市风险警示或终止上市情形的，应当披露导致退市风险警示或终止上市情形的原因。

适用 不适用